

Les Convertisseurs Numérique Analogique

Domaine d'application :
Conversion de donnée

Type de document :
Cours

Classe :
Première année

Date :

I – Identification de la fonction C.N.A.

On appelle *Convertisseur Numérique Analogique* (C.N.A.) tout dispositif électronique qui transforme un nombre binaire d'entrée N en une grandeur électrique de sortie (tension ou courant) proportionnelle au nombre N . En anglais, le *Convertisseur Numérique-Analogique* est appelé *Digital Analogic Conversion* (D.A.C.)

Si la grandeur de sortie est une tension u_s , alors :

$$u_s = q \cdot N \quad \text{avec le quantum } q \text{ en volts}$$

Si la grandeur de sortie est un courant i_s , alors :

$$i_s = q' \cdot N \quad \text{avec le quantum } q' \text{ en ampères}$$

Rappel de numération : si le nombre binaire N est exprimé sur n bits (B_0 à B_{n-1} , où B_0 est le LSB), le lien entre le nombre N et ses différents bits est alors le suivant :

$$N = 2^{n-1} \cdot B_{n-1} + \dots + 2^3 \cdot B_3 + 2^2 \cdot B_2 + 2^1 \cdot B_1 + 2^0 \cdot B_0$$

Plusieurs structures électroniques permettent de réaliser la fonction C.N.A. Nous allons étudier les 2 techniques de Conversion Numérique Analogique les plus employées :

- * Le C.N.A. à résistances pondérées
- * Le C.N.A. à réseau R/2R

II – Le C.N.A. à résistances pondérées

Le montage comporte un A.L.I., associé à un réseau de résistances pondérés de R à $R/8$, et des interrupteurs k_0 à k_3 commandés respectivement par les bits b_0 à b_3 du nombre N :

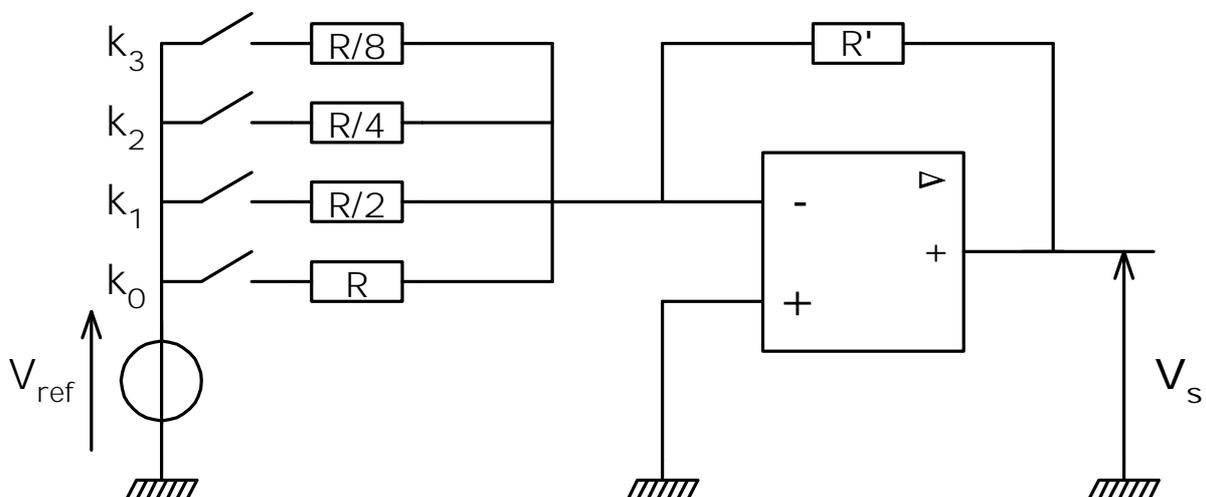


Figure 1 : Structure de base du C.N.A. 4 bits à résistances pondérées

Le fonctionnement de l'interrupteur k_i , associé au bit b_i , est le suivant :

- * Si $b_i = 0$ alors k_i est **ouvert**
- * Si $b_i = 1$ alors k_i est **fermé**

Appelons i_0 à i_3 les courants circulant respectivement dans les résistances R à $R/8$, et i' le courant dans la résistance R' .

Expression des 4 courants i_0 à i_3 en fonction de V_{ref} et de chacun des bits du nombre N :

$i_0 = \dots\dots\dots$

$i_1 = \dots\dots\dots$

$i_2 = \dots\dots\dots$

$i_3 = \dots\dots\dots$

Expression de V_s fonction de N :

$V_s = \dots\dots\dots$

$\dots\dots\dots$

Inconvénients de cette structure :

- * Obligation d'utiliser des résistances de valeurs différentes, avec un rapport de 2^{n-1} entre la plus grande et la plus faible. Exemple : si nous avons un CNA 12 bits à réaliser avec cette technique et que la résistance commandée par le LSB est R , la résistance commandée par le MSB aurait pour valeur $R/2048$.
- * Sachant que $R \geq 5k\Omega$, cela pose des problèmes de précision des éléments résistifs et des difficultés d'intégration.

Idée pour réduire le rapport entre la plus grande résistance et la plus faible :

L'illustration se portera sur la conversion d'un nombre N de 8 bits : B_0 à B_7 .

Décomposé en 8 bits, le nombre N s'écrit :

$$N = 2^{n-1} \cdot B_{n-1} + \dots + 2^3 \cdot B_3 + 2^2 \cdot B_2 + 2^1 \cdot B_1 + 2^0 \cdot B_0$$

Mais si on décompose le nombre N en 2 quartets Q_0 et Q_1 (un quartet étant un ensemble de 4 bits), où Q_0 est le quartet de poids faible, le nombre N s'écrit alors :

$$N = 2^4 \cdot Q_1 + 2^0 \cdot Q_0 = 16 \cdot Q_1 + Q_0$$

Comme le montre la figure 2, l'idée consiste à convertir chacun des quartets avec deux CNA 4 bits, puis d'additionner les résultats grâce à un sommateur qui pondère le quartet de poids fort d'un rapport de 16.

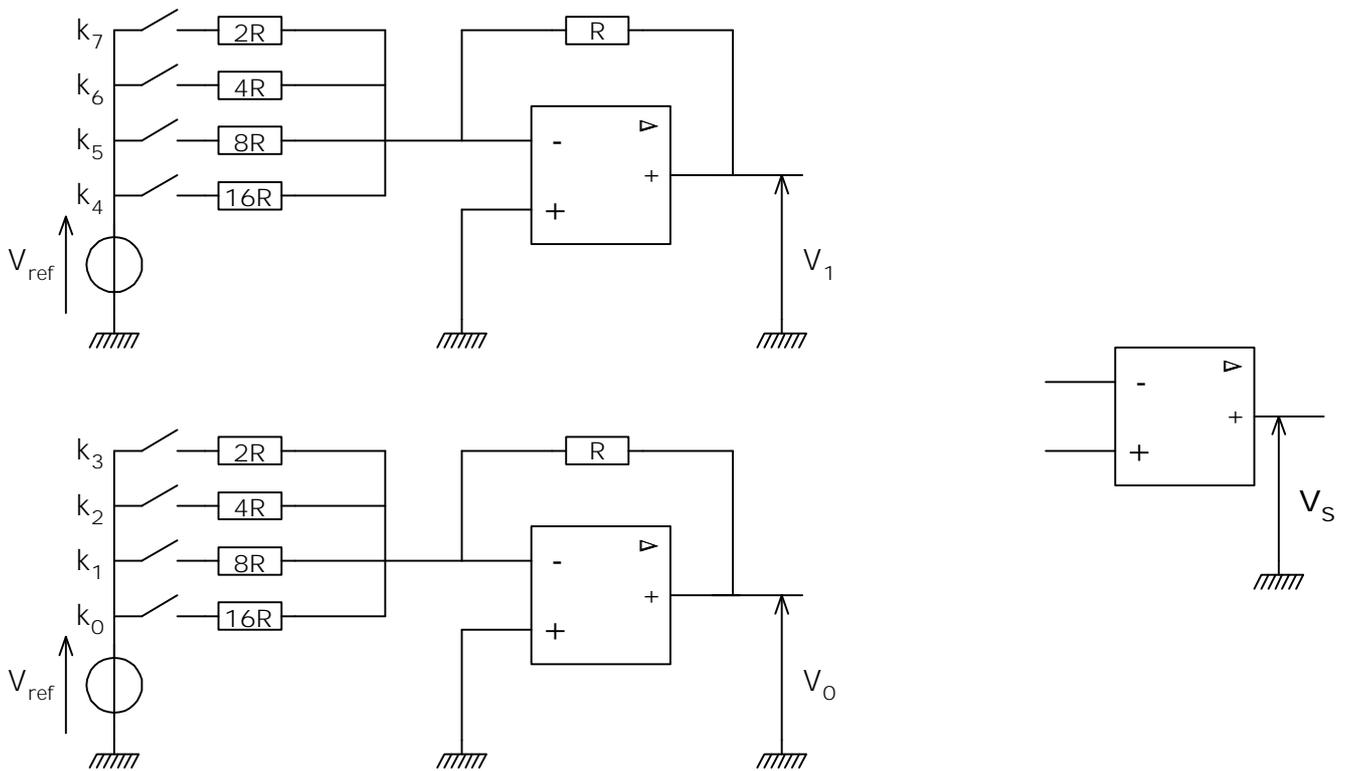


Figure 2 : Réalisation d'un CNA 8 bits avec deux CNA 4 bits à résistances pondérées

Expression de V_0 fonction de Q_0 :

$V_0 = \dots\dots\dots$
 $\dots\dots\dots$

Expression de V_1 fonction de Q_1 :

$V_1 = \dots\dots\dots$
 $\dots\dots\dots$

Expression de V_s fonction de N :

$V_s = \dots\dots\dots$
 $\dots\dots\dots$

Conclusion :

Ce type de structure permet de réduire la taille des éléments résistifs mais elle reste très difficile à intégrer.

La solution adoptée pour résoudre les problèmes de valeur des éléments résistifs et l'intégration est un réseau constitué exclusivement de résistances de deux valeurs : R et $2R$.